

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-061276

(43)Date of publication of application : 04.03.1994

(51)Int.Cl.

H01L 21/52  
H01L 23/50

(21)Application number : 04-210208

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 06.08.1992

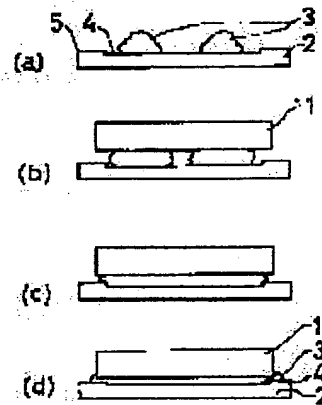
(72)Inventor : MATSUURA MASAMI

## (54) LEAD FRAME

### (57)Abstract:

**PURPOSE:** To provide a lead frame which can equalize and stabilize the thickness of paste film of a semiconductor chip, and can control the direction of flow of paste and the fluidity in the case that the spread of paste is required.

**CONSTITUTION:** A recess 4 is made in the bonding face where the semiconductor chip 1 of a die pad 2 is bonded, and a projection 5 is made around the recess 4. Paste 3 is applied in the recess 4 and as the semiconductor chip 1 is pressed down to the side of the recess 4, a paste bank is made in the recess 4, and the thickness of a film is secured, according to the depth of the recess 4, so surplus paste 3 flows over the projection 5, whereby the film thickness of the paste 3 becomes equal and stable.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

**\* NOTICES \***

The Japanese Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**CLAIMS**

[Claim(s)]

[Claim 1] The leadframe characterized by forming the heights which the concavity and semiconductor chip which are the leadframe which a semiconductor chip pastes up and serve as paste-like adhesives \*\*\*\* with the adhesives of the shape of a paste applied on die putt in the adhesion side with the semiconductor chip of the aforementioned die putt contact.

[Claim 2] The leadframe characterized by forming the slitting slot on the radial where it is the leadframe which a semiconductor chip pastes up, and paste-like adhesives flow into the semiconductor chip adhesion side of the aforementioned die putt with the adhesives of the shape of a paste applied on die putt.

---

[Translation done.]

**\* NOTICES \***

The Japanese Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DETAILED DESCRIPTION**

---

**[Detailed Description of the Invention]**

**[0001]**

**[Field of the Invention]** This invention relates to the leadframe which the semiconductor chip by which dicing was carried out fixes with paste-like adhesives.

**[0002]**

**[Description of the Prior Art]** Although the semiconductor chip cut and separated according to the dicing process fixes in the leadframe used as a package base, the fixed position arrangement of a chip is performed by the so-called GRU \*\*\*\*\* method at this die bond process. For example, as shown in drawing 4, a semiconductor chip 1 is pasted up by the GRU \*\*\*\*\* agent (henceforth a paste) 3 which is the adhesives of the shape of a paste applied on the die putt 2 in a leadframe.

**[0003]**

**[Problem(s) to be Solved by the Invention]** However, in the above-mentioned GRU \*\*\*\*\* method, a pressure, amplitude vibration, etc. were added to the semiconductor chip 1, and there was a trouble where it was difficult to extend a paste 3, securing thickness equally, and it could not attain uniform stabilization of the thickness of a paste 3. This is because the equal load when being able to control neither the orientation of a sink of a paste nor its fluidity, but pressurizing the parallelism of the die putt 2 and the chip 1 and the chip 1 was not securable.

**[0004]** Therefore, the purpose of this invention is offering the leadframe which can control the orientation of a sink of a paste, and its fluidity, when uniform stabilization of the thickness of a paste can be attained and the breadth nature of a paste is needed in case of adhesion of a semiconductor chip.

**[0005]**

**[Means for Solving the Problem]** A leadframe according to claim 1 is a leadframe which a semiconductor chip pastes up with the adhesives of the shape of a paste applied on die putt, and the heights which the concavity and semiconductor chip which serve as paste-like adhesives \*\*\*\* in the adhesion side with the semiconductor chip of die putt contact is formed.

**[0006]** A leadframe according to claim 2 is a leadframe which a semiconductor chip pastes up with the adhesives of the shape of a paste applied on die putt, and the slitting slot on the radial where paste-like adhesives flow into the semiconductor chip adhesion side of die putt is formed.

**[0007]**

**[Function]** Since the heights which the concavity and semiconductor chip used as paste \*\*\*\* contact is formed according to the configuration of a claim 1, \*\*\*\* of a paste is formed between a concavity or a heights, and the thickness of a paste is uniformly secured by the height of the depth of a concavity, or a heights. Since the slitting slot on the radial where a paste flows in is formed according to the configuration of a claim 2, if a paste is applied to an adhesion core and the semiconductor chip is depressed to the die putt side, a paste flows into a slitting slot, along this slot, can be extended, goes, and is diffused quickly uniformly. Thus, since Mizobe of a radial becomes the flow path of a paste, the orientation of a sink of a paste, a thickness, and a fluidity are controllable by the sense and depth of flute of a slot, and

width of face to form.

[0008]

[Example] Hereafter, it explains, referring to a drawing about the example of this invention.

Drawing 1 is drawing showing the die bond process of pasting up a semiconductor chip 1 on the die putt 2 of the leadframe which is the 1st example of this invention. A concavity 4 is formed in the adhesion side which pastes up the semiconductor chip 1 of the die putt 2 of this example, and the heights 5 is formed in the periphery of a concavity 4.

[0009] In order to paste up a semiconductor chip 1 on this die putt 2, as shown in this drawing (a), a paste 3 is first applied to a concavity 4. Next, as shown in this drawing (b) and (c), a semiconductor chip 1 is depressed to a concavity 4 side, amplitude vibration is added, and the paste 3 is lengthened. At this time, paste \*\*\*\*\* will be made to a concavity 4, a thickness will be secured according to the depth of a concavity 4, and the excessive paste 3 is flowing into a heights 5 side, and the thickness of a paste 3 is stabilized and is formed (this drawing (d)).

[0010] Drawing 2 is drawing showing the die bond process of pasting up a semiconductor chip 1 on the die putt 2 of the leadframe which is the 2nd example of this invention. The heights 5 of three points or four points or more which contacts a semiconductor chip 1 is formed in the adhesion side which pastes up the semiconductor chip 1 of the die putt 2 of this example. In order to paste up a semiconductor chip 1 on this die putt 2, as shown in this drawing (a), a paste 3 is first applied to the concavity 4 between heightss 5. Next, as shown in this drawing (b) and (c), a semiconductor chip 1 is depressed to a heights 5 side, amplitude vibration is added, and the paste 3 is lengthened. At this time, paste \*\*\*\*\* will be made to the concavity 4 between heightss 5, a thickness will be secured by the height of a heights 5, and the excessive paste 3 is flowing out of a heights 5 into the periphery section, and the thickness of a paste 3 is stabilized and is formed (this drawing (d)).

[0011] Drawing 3 is a perspective diagram showing the configuration of the die putt 2 of the leadframe which is the 3rd example of this invention. It cuts deeply from an adhesion center to a radial toward the circumference section, and the slot 6 is formed in the adhesion side which pastes up the semiconductor chip 1 of the die putt 2 of this example. In order to paste up a semiconductor chip 1 on this die putt 2, a paste is applied to an adhesion core, a semiconductor chip 1 is depressed to the die putt 2 side, amplitude vibration is added, and the paste 3 is lengthened. At this time, a paste 3 flows into the slitting slot 6, along this slot 6, can be extended, goes, and is diffused quickly uniformly. Therefore, if the formation orientation, the depth, and the number of books of this slitting slot 6 are decided suitably and formed suitably, the orientation of a sink of a paste and a thickness fluidity are controllable.

[0012] In the example of this invention, as described above, according to these depths and heights, the thickness of a paste 3 is uniformly securable by adjusting the depth of a concavity 4 and the height of a heights 5 which are formed in the die putt 2. Moreover, since this slot 6 serves as the flow path of a paste by forming the slitting slot 6 when the breadth nature of a paste 3 is needed, the orientation of a sink of a paste, a thickness, and a fluidity are controllable by the sense and depth-of-flute width of face of a slot to form.

[0013]

[Effect of the Invention] According to the leadframe of this invention, in the die bond process that it can set as a semiconductor erector, in case a semiconductor chip is pasted up on die putt, uniform stabilization of the thickness of a paste and the semiconductor device with the reliability high since it spreads and enhancement in a sex can be aimed at stabilized more can be obtained.

---

[Translation done.]

**\* NOTICES \***

The Japanese Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

**DESCRIPTION OF DRAWINGS**

---

**[Brief Description of the Drawings]**

**[Drawing 1]** It is drawing showing the die bond process of pasting up a semiconductor chip 1 on the die putt 2 of the leadframe which is the 1st example of this invention.

**[Drawing 2]** Drawing 2 is drawing showing the die bond process of pasting up a semiconductor chip 1 on the die putt 2 of the leadframe which is the 2nd example of this invention.

**[Drawing 3]** It is the perspective diagram showing the configuration of the die putt 2 of the leadframe which is the 3rd example of this invention.

**[Drawing 4]** It is the cross section showing the configuration of the conventional example.

**[Description of Notations]**

- 1 Semiconductor Chip
- 2 Die Putt
- 3 Paste
- 4 Concavity
- 5 Heights
- 6 Slitting Slot

---

**[Translation done.]**

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06061276 A**

(43) Date of publication of application: **04.03.94**

(51) Int. Cl.

**H01L 21/52**

**H01L 23/50**

(21) Application number: **04210208**

(71) Applicant: **MATSUSHITA ELECTRON CORP**

(22) Date of filing: **06.08.92**

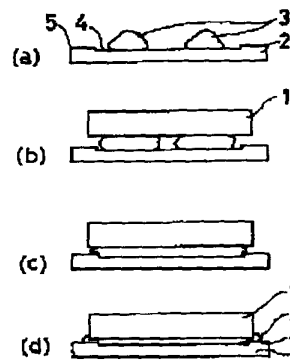
(72) Inventor: **MATSUURA MASAMI**

(54) **LEAD FRAME**

(57) Abstract:

PURPOSE: To provide a lead frame which can equalize and stabilize the thickness of paste film of a semiconductor chip, and can control the direction of flow of paste and the fluidity in the case that the spread of paste is required.

CONSTITUTION: A recess 4 is made in the bonding face where the semiconductor chip 1 of a die pad 2 is bonded, and a projection 5 is made around the recess 4. Paste 3 is applied in the recess 4 and as the semiconductor chip 1 is pressed down to the side of the recess 4, a paste bank is made in the recess 4, and the thickness of a film is secured, according to the depth of the recess 4, so surplus paste 3 flows over the projection 5, whereby the film thickness of the paste 3 becomes equal and stable.



COPYRIGHT: (C)1994,JPO&Japio

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-61276

(43)公開日 平成6年(1994)3月4日

(51)Int.Cl.<sup>5</sup>

H 0 1 L 21/52  
23/50

識別記号

庁内整理番号

A 7376-4M

U 9272-4M

F I

技術表示箇所

審査請求 未請求 請求項の数2(全 4 頁)

(21)出願番号

特願平4-210208

(22)出願日

平成4年(1992)8月6日

(71)出願人 000005843

松下電子工業株式会社

大阪府高槻市幸町1番1号

(72)発明者 松浦 正美

大阪府門真市大字門真1006番地 松下電子  
工業株式会社内

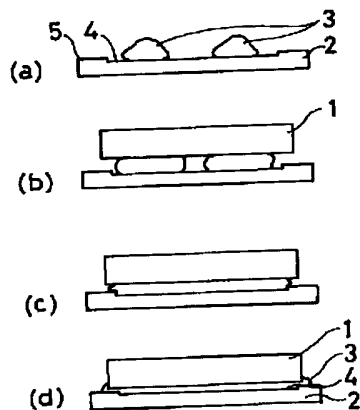
(74)代理人 弁理士 宮井 暎夫

(54)【発明の名称】 リードフレーム

(57)【要約】

【目的】 半導体チップの接着に際して、ペーストの膜厚の均一安定化が図れ、ペーストの広がり性が必要とされる場合には、ペーストの流し方向やその流動性を制御することができるリードフレームを提供する。

【構成】 ダイパット2の半導体チップ1が接着される接着面には凹部4が形成され、凹部4の周囲には凸部5が形成されている。凹部4にペースト3を塗布し、半導体チップ1を凹部4側に押し下げていくと、凹部4にはペースト溜まりができ、凹部4の深さに応じて膜厚が確保されることになり、余分のペースト3が凸部5側へ流れ出すことで、ペースト3の膜厚が均一に安定して形成される。



1 半導体チップ  
2 ダイパット  
3 ペースト  
4 凹部  
5 凸部

## 【特許請求の範囲】

【請求項1】 ダイパット上に塗布されたペースト状の接着剤によって半導体チップが接着されるリードフレームであって、

前記ダイパットの半導体チップとの接着面に、ペースト状の接着剤溜りとなる凹部および半導体チップが当接する凸部が形成されたことを特徴とするリードフレーム。

【請求項2】 ダイパット上に塗布されたペースト状の接着剤によって半導体チップが接着されるリードフレームであって、

前記ダイパットの半導体チップ接着面に、ペースト状の接着剤が流れ込む放射状の切り込み溝が形成されたことを特徴とするリードフレーム。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】この発明は、ダイシングされた半導体チップがペースト状の接着剤によって固着されるリードフレームに関する。

## 【0002】

【従来の技術】ダイシング工程により切断・分離された半導体チップは、パッケージ基体となるリードフレームに固着されるが、このダイスボンディング工程ではいわゆるグルーイング方式によってチップの固定位置決めが行われている。例えば、図4に示すように、半導体チップ1は、リードフレーム内のダイパット2上に塗布されたペースト状の接着剤であるグルーイング剤（以下ペーストという）3によって接着される。

## 【0003】

【発明が解決しようとする課題】しかしながら、上記したグルーイング方式では、半導体チップ1に圧力や振幅振動等を加えてペースト3を均等に厚みを確保しながら押し上げることが困難で、ペースト3の膜厚の均一安定化を図ることができないという問題点があった。これは、ペーストの流し方向やその流動性を制御することができず、ダイパット2とチップ1の平行度やチップ1を加圧する時の均等加重の確保できなかったからである。

【0004】したがって、この発明の目的は、半導体チップの接着に際して、ペーストの膜厚の均一安定化が図れ、ペーストの広がり性が必要とされる場合には、ペーストの流し方向やその流動性を制御することができるリードフレームを提供することである。

## 【0005】

【課題を解決するための手段】請求項1記載のリードフレームは、ダイパット上に塗布されたペースト状の接着剤によって半導体チップが接着されるリードフレームであって、ダイパットの半導体チップとの接着面に、ペースト状の接着剤溜りとなる凹部および半導体チップが当接する凸部が形成されている。

【0006】請求項2記載のリードフレームは、ダイパット上に塗布されたペースト状の接着剤によって半導体

チップが接着されるリードフレームであって、ダイパットの半導体チップ接着面に、ペースト状の接着剤が流れ込む放射状の切り込み溝が形成されている。

## 【0007】

【作用】請求項1の構成によれば、ペースト溜りとなる凹部および半導体チップが当接する凸部が形成されているので、凹部または凸部の間にペーストの溜りが形成され、凹部の深さまたは凸部の高さ分だけペーストの膜厚が均一に確保される。請求項2の構成によれば、ペーストが流れ込む放射状の切り込み溝が形成されているので、接着中心部にペーストを塗布し、半導体チップをダイパット側に押し下げていくと、ペーストは切り込み溝に流れ込み、この溝に沿って押し上げられいき、均一に速く拡散していく。このように、放射状の溝部がペーストの流動経路となるので、形成する溝の向きや溝の深さや幅によってペーストの流し方向や膜厚並びに流動性を制御することができる。

## 【0008】

【実施例】以下、この発明の実施例について図面を参照しながら説明する。図1は、この発明の第1の実施例であるリードフレームのダイパット2に半導体チップ1を接着するダイスボンディング工程を示す図である。この実施例のダイパット2の半導体チップ1を接着する接着面には凹部4が形成され凹部4の周囲には凸部5が形成されている。

【0009】このダイパット2に半導体チップ1を接着するには、まず、同図(a)に示すように、凹部4にペースト3を塗布する。次に、同図(b)(c)に示すように、半導体チップ1を凹部4側に押し下げ、振幅振動を加えてペースト3を伸ばしていく。この時、凹部4にはペースト溜まりができ、凹部4の深さに応じて膜厚が確保されることになり、余分のペースト3は凸部5側へ流れ出すことで、ペースト3の膜厚が安定して形成される(同図(d))。

【0010】図2は、この発明の第2の実施例であるリードフレームのダイパット2に半導体チップ1を接着するダイスボンディング工程を示す図である。この実施例のダイパット2の半導体チップ1を接着する接着面には半導体チップ1と当接する3点または4点以上の凸部5が形成されている。このダイパット2に半導体チップ1を接着するには、まず、同図(a)に示すように、凸部5間の凹部4にペースト3を塗布する。次に、同図(b)

(c)に示すように、半導体チップ1を凸部5側に押し下げ、振幅振動を加えてペースト3を伸ばしていく。この時、凸部5間の凹部4にはペースト溜まりができ、凸部5の高さ分だけ膜厚が確保されることになり、余分のペースト3は凸部5から外周部に流れ出すことで、ペースト3の膜厚が安定して形成される(同図(d))。

【0011】図3は、この発明の第3の実施例であるリードフレームのダイパット2の構成を示す斜視図であ



る。この実施例のダイパット2の半導体チップ1を接着する接着面には、接着中心から周辺部に向かって放射状に切り込み溝6が形成されている。このダイパット2に半導体チップ1を接着するには、接着中心部にペーストを塗布し、半導体チップ1をダイパット2側に押し下げ、振幅振動を加えてペースト3を伸ばしていく。この時、ペースト3は切り込み溝6に流れ込み、この溝6に沿って押し拡げられいき、均一に速く拡散していく。したがって、この切り込み溝6の形成方向や深さや本数を適宜適当に決めて形成しておけば、ペーストの流し方向や厚み流動性を制御することができる。

【0012】この発明の実施例では、上記したように、ダイパット2に形成される凹部4の深さや凸部5の高さを調節することにより、これらの深さや高さに応じてペースト3の膜厚を均一に確保することができる。また、ペースト3の広がり性が必要とされる場合は、切り込み溝6を形成することにより、この溝6がペーストの流動経路となるので、形成する溝の向きや溝の深さ幅によってペーストの流し方向や膜厚並びに流動性を制御することができる。

【0013】

【発明の効果】この発明のリードフレームによれば、半 \*

\* 導体組立工程におけるダイスボンド工程において、半導体チップをダイパットに接着する際に、ペーストの膜厚の均一安定化や広がり性の向上を図ることができるので、より安定した信頼性の高い半導体装置を得ることができる。

【図面の簡単な説明】

【図1】この発明の第1の実施例であるリードフレームのダイパット2に半導体チップ1を接着するダイスボンド工程を示す図である。

10 【図2】図2は、この発明の第2の実施例であるリードフレームのダイパット2に半導体チップ1を接着するダイスボンド工程を示す図である。

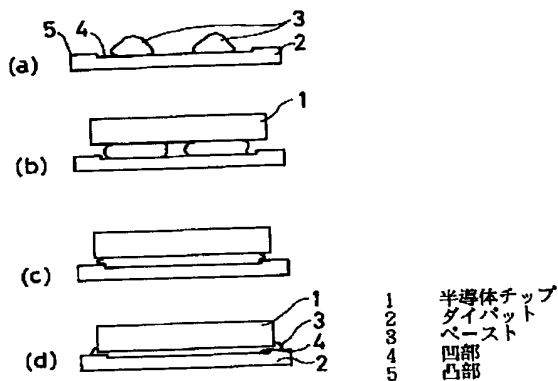
【図3】この発明の第3の実施例であるリードフレームのダイパット2の構成を示す斜視図である。

【図4】従来例の構成を示す断面図である。

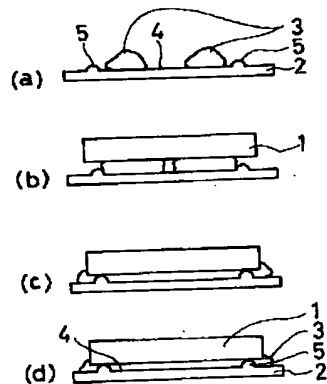
【符号の説明】

- |   |        |
|---|--------|
| 1 | 半導体チップ |
| 2 | ダイパット  |
| 3 | ペースト   |
| 4 | 凹部     |
| 5 | 凸部     |
| 6 | 切り込み溝  |

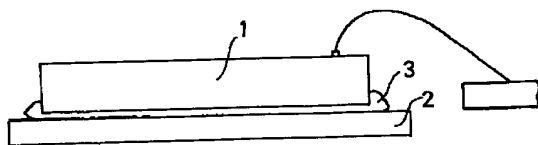
【図1】



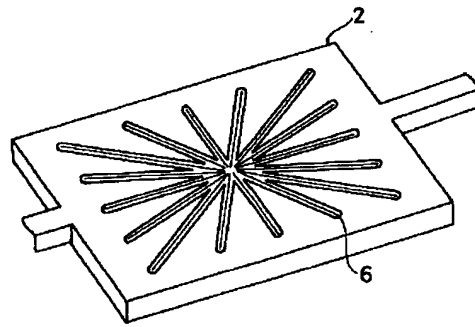
【図2】



【図4】



【図3】



2    ダイパット  
6    切り込み溝